

Original document

# FILM DEPOSITION AND FILM DEPOSITION SYSTEM

Publication number: JP2000355771

Publication date: 2000-12-26

Inventor: OKABE SHOTARO; FUJIOKA YASUSHI; SAKAI AKIRA; KODA YUZO;  
SAWAYAMA TADASHI; YAJIMA TAKAHIRO; KANAI MASAHIRO

Applicant: CANON KK

Classification:

- international: *H01L21/205; C23C16/50; C23C16/503; C23C16/54; G03G5/08; H01L21/02; C23C16/50; C23C16/54; G03G5/08; (IPC1-7): C23C16/50; C23C16/54; G03G5/08; H01L21/205*

- European:

Application number: JP19990166973 19990614

Priority number(s): JP19990166973 19990614

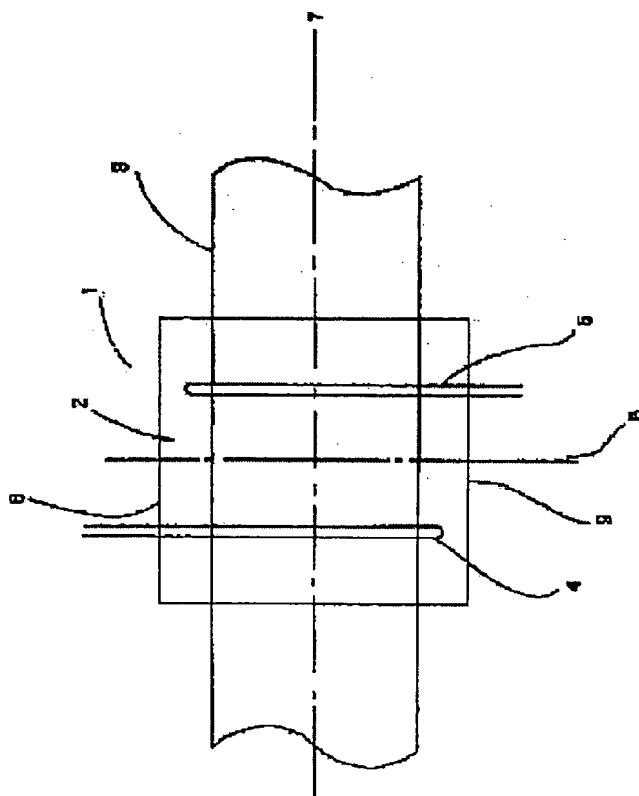
[View INPADOC patent family](#)

[View list of citing documents](#)

[Report a data error here](#)

## Abstract of JP2000355771

**PROBLEM TO BE SOLVED:** To provide a method for film deposition with high mass-productivity, by which the distribution and ununiformity of discharge depending on the shape of electrodes and frequency are relaxed, more uniform discharge is made possible, particularly, the uniformity in the directions (width direction and short-length direction) orthogonal to the moving direction of a substrate is improved, and the formation of a laminated type element of higher performance and uniform plasma of a larger area is made possible, and to provide a deposition film forming device. **SOLUTION:** This film deposition method by a plasma CVD method, in which a substrate 3 composed of a long-length beltlike member is continuously moved to one or plural deposition film forming furnaces 1 has discharge space and a film is deposited on the substrate 3, and electrodes 4 and 5 are introduced from confronted deposition film forming furnace walls 8 and 9 parallel to the moving direction of the beltlike member into the discharge space of one or plural deposition film forming furnaces alternately by the same pieces, and the electrodes are arranged parallelly in the same plane in the moving direction of the substrate.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-355771

(P2000-355771A)

(43) 公開日 平成12年12月26日 (2000. 12. 26)

(51) IntCl. <sup>7</sup>	識別記号	F I	テマコード <sup>*</sup> (参考)
C 2 3 C 16/50		C 2 3 C 16/50	A 2 H 0 6 8
16/54		16/54	4 K 0 3 0
G 0 3 G 5/08	3 6 0	G 0 3 G 5/08	3 6 0 5 F 0 4 5
H 0 1 L 21/205		H 0 1 L 21/205	

審査請求 未請求 請求項の数13 O L (全 13 頁)

(21) 出願番号 特願平11-166973

(22) 出願日 平成11年6月14日 (1999. 6. 14)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 岡部 正太郎

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72) 発明者 藤岡 靖

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(74) 代理人 100105289

弁理士 長尾 達也

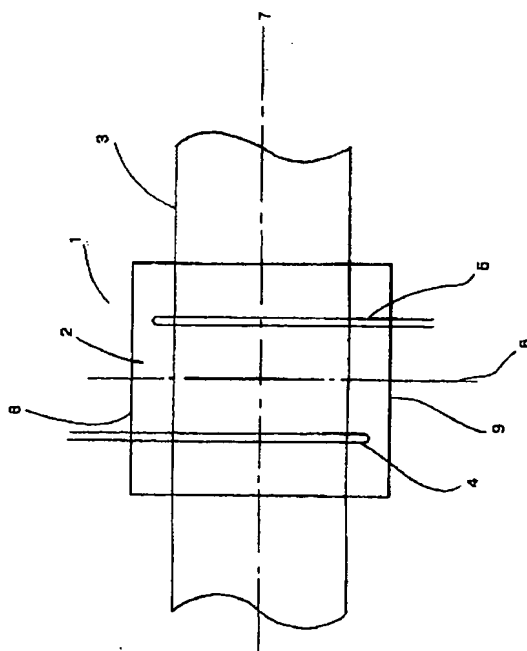
最終頁に続く

(54) 【発明の名称】 堆積膜形成方法および堆積膜形成装置

(57) 【要約】

【課題】 電極形状や、周波数に依存する放電の分布、不均一さを緩和し、より均一な放電を可能にし、特に基体の移動方向と直角方向（幅方向、短尺方向）の均一性を改善し、より高性能の積層型素子、より大面積で均一なプラズマの形成が可能で、高い量産性の堆積膜形成方法および堆積膜形成装置を提供すること。

【解決手段】 長尺の帯状部材からなる基体を、放電空間を有する一つまたは複数の堆積膜形成炉へ連続的に移動させ、該基体上に堆積膜を形成するプラズマCVD法による堆積膜形成方法であって、電極を、前記帯状部材の移動方向に平行な対向する堆積膜形成炉壁から交互に同一本数ずつ複数個、前記一つまたは複数の堆積膜形成炉の放電空間に導入し、前記電極を前記基体の移動方向の同一平面内に平行に配置する。



## 【特許請求の範囲】

【請求項 1】長尺の帯状部材による基体を、放電空間を有する一つまたは複数の堆積膜形成炉へ連続的に移動させ、該放電空間に原料ガスを導入するとともに該放電空間の電極に電力を供給してグロー放電を生起・維持し、該基体上に堆積膜を形成するプラズマ CVD 法による堆積膜形成方法であって、

前記電極を、前記帯状部材の移動方向に平行な対向する堆積膜形成炉壁から交互に同一本数ずつ複数個、前記一つまたは複数の堆積膜形成炉の放電空間に導入し、前記基体の移動方向の同一平面内に平行に配置した電極で構成し、該電極に電力を供給してグロー放電を生起・維持することを特徴とする堆積膜形成方法。

【請求項 2】前記電極は、複数のロッド状電極で形成され、基体と等距離で同一平面内に互いに平行に等間隔で配置されることを特徴とする請求項 1 に記載の堆積膜形成方法。

【請求項 3】前記電極が、同一形状、同一材質であることを特徴とする請求項 1 または請求項 2 に記載の堆積膜形成方法。

【請求項 4】前記電極において、電源から電極に至る電力供給路のインピーダンスがいずれの電極に対しても同一であることを特徴とする請求項 1 ～請求項 3 のいずれか 1 項に記載の堆積膜形成方法。

【請求項 5】前記電極には、同一周波数の同一電力が供給されることを特徴とする請求項 1 ～請求項 4 のいずれか 1 項に記載の堆積膜形成方法。

【請求項 6】前記電極には、DC 電圧または異なる周波数の電力が重畳されることを特徴とする請求項 1 ～請求項 5 のいずれか 1 項に記載の堆積膜形成方法。

【請求項 7】放電空間を有する一つまたは複数の堆積膜形成炉と、堆積膜形成炉に対する原料ガス導入手段、排気手段、およびグロー放電を生起・維持する電力印加手段としての電極とを備え、長尺の帯状部材による基体を前記堆積膜形成炉へ連続的に移動させ、該放電空間におけるグロー放電に曝して該基体上に堆積膜を形成するプラズマ CVD 法による堆積膜形成装置であって、前記電極が、帯状部材の移動方向に平行な対向する堆積膜形成炉壁から交互に同一本数ずつ複数個、前記一つまたは複数の堆積膜形成炉の放電空間に導入し、前記基体の移動方向の同一平面内に平行に配置してなる電極で構成されていることを特徴とする堆積膜形成装置。

【請求項 8】放電空間を有する一つまたは複数の堆積膜形成炉と、堆積膜形成炉に対する原料ガス導入手段、排気手段、およびグロー放電を生起・維持する電力印加手段としての電極とを備え、長尺の帯状部材による基体を前記堆積膜形成炉へ連続的に移動させ、該放電空間におけるグロー放電に曝して該基体上に堆積膜を形成するプラズマ CVD 法による堆積膜形成装置であって、前記電極が、基体の移動する方向に定在波の腹、節が交

互に同数、一直線上に並ぶように、放電空間内に複数配置してなる電極で構成されていることを特徴とする堆積膜形成装置。

【請求項 9】前記電極が、複数のロッド状電極で形成され、基体と等距離で同一平面内に互いに平行に等間隔で配置されていることを特徴とする請求項 7 または請求項 8 に記載の堆積膜形成装置。

【請求項 10】前記電極が、同一形状、同一材質であることを特徴とする請求項 7 ～請求項 9 のいずれか 1 項に記載の堆積膜形成装置。

【請求項 11】前記電極において、電源から電極に至る電力供給路のインピーダンスがいずれの電極に対しても同一であることを特徴とする請求項 7 ～請求項 10 のいずれか 1 項に記載の堆積膜形成装置。

【請求項 12】前記電極には、同一周波数の同一電力が供給されることを特徴とする請求項 7 ～請求項 11 のいずれか 1 項に記載の堆積膜形成装置。

【請求項 13】前記電極には、DC 電圧または異なる周波数の電力が重畳されることを特徴とする請求項 7 ～請求項 12 のいずれか 1 項に記載の堆積膜形成装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、堆積膜形成方法および堆積膜形成装置に関し、特に、ロール・ツー・ロール方式のように、長尺の基体を移動させながら基体上に大面積の機能性堆積膜をプラズマ CVD 法により連続的に形成する方法および装置に関する。

## 【0002】

【従来の技術】基板上に光起電力素子等に用いる p、i、n 型の半導体膜を連続的に形成する方法としては、前記各種半導体層を形成するための独立した成膜室を設け、これらの各成膜室をゲートバルブを介したロードロック方式にて連結し、基板を各成膜室へ順次移動して各種半導体層を形成する方法が知られている。上記積層型素子の量産性を著しく向上させる方法としては、米国特許第 4,400,409 号明細書に、ロール・ツー・ロール (Roll to Roll) 方式を採用した連続プラズマ CVD 法が開示されている。

【0003】図 4 にロール・ツー・ロール方式を採用した連続プラズマ CVD 装置を示した。この方法によれば、長尺の基体 (帯状部材) 110 を基板として、ガスゲート 106、107、108、109 により分離された複数のグロー放電領域 111、112、113 において必要とされる導電型の半導体層を堆積形成しつつ、該基体をその長手方向に連続的に移動させることで、半導体接合を有する素子を連続形成することができる。図 5 は、光起電力素子の半導体層を形成する場合に使われるロール・ツー・ロール方式連続成膜装置の成膜チャンバーの一般的な放電炉を示したものである。該放電炉の構成は、以下の通りである。放電炉 201 内には放電空間

202があり、放電空間202には、堆積膜の原料となる原料ガスがマスフローコントローラーなどの供給量制御器（不図示）を通してチャンバー内に導かれ供給手段203から放電空間202内に供給される。放電空間202にグロー放電を生起、維持するための電力は、外部の電源（不図示）から放電空間202に設置された電極204に印加供給される。グロー放電を生起、維持するための電力としては直流やLF、RF、VHF、UHF、MW帯の交流電力が利用されている。また、放電炉201内のガスは排気口205から排気配管（不図示）を通してチャンバー外の排気ポンプに排気される様になっている。長尺の基体206は放電空間202のプラズマに曝されながら該放電炉を移動して通過し、表面に堆積膜が形成されるようになっていく。

#### 【0004】

【発明が解決しようとする課題】上記したように、ロール・ツー・ロール方式によると、半導体接合を有する素子を連続形成することができるが、一方において、その放電炉のサイズは、製造コストの低減、需要の増大により大量生産が要請され、大型化される傾向にある。すなわち、ロール・ツー・ロール方式連続成膜装置においては、帯状部材のよりいっそうの長尺化、移動速度の高速化、成膜速度の高速化が要請されている。具体的には、プラズマCVDチャンバーでは放電空間が拡大し、大面積プラズマ、大容積プラズマが必要となっている。しかしながら、高品質で、品質にばらつきの少ない製品を高い収率で生産するには、大面積にわたって一様なプラズマを形成し均質な堆積膜を形成しなければならないが、現実にはさまざまな要因により容易ではない。プラズマの状態は、ガス種類、ガス供給量、圧力、電力密度、周波数、整合状態などに影響される。また、電極から放射される電力密度は一般的に一様ではなく、放電空間のプラズマ分布は電極形状に影響されるところも大きい。すなわち、電極上に定在波が立てば、その定在波に依存した放射電力密度分布が電極上に、そして放電空間内にはプラズマ分布が生じる。定在波のサイズや強度は、周波数や投入電力、放電空間のガス雰囲気、整合状態に依存している。また、電極が長かったり、表面積が大きくなれば、給電点から離れた電極上ほど電力が放射減衰して伝播してくるので放射電力密度は小さくなり、給電点から離れるほどプラズマは弱くなる傾向がある。特に長尺の基体の幅方向に生ずる電極上の放射電力密度、プラズマ分布は、基体の表面に形成される堆積膜の膜厚や電気的、光学的諸特性の幅方向分布（均一性）に多大な影響を及ぼしている。このように大面積プラズマが要請されているなかで放電の均一性を向上させることは重要な課題となっているのである。

【0005】以下に、堆積膜の膜厚を例にして前述の放電分布を説明する。図6は、図5の放電炉を上方から透視した図であり、放電空間とロッド状アンテナ、長尺の

基体の平面的位置関係を示している。放電炉（堆積膜形成炉）1内の放電空間2にはロッド状電極51が基体3の移動方向に直角に該基体3に重なるように、放電炉の炉壁8を貫通して導入されている。貫通位置は、長尺の基体の移動方向中央位置である。該放電炉にて、通常長尺基体が移動する位置に、放電空間全体を覆うように基体を設置し、100MHz VHF帯周波数の電力を電極に印加して該基体上にアモルファスシリコン膜を堆積した。なお、放電空間のサイズは、縦、横（図面上の平面）80cm、高さ20cm、放電炉内の電極の長さは70cmである。ある作成条件により堆積膜の膜厚分布を図7に示す。形成された堆積膜の膜厚は、不均一であり、堆積速度の大きなところは、小さなところの2倍以上になっている。電極直上の位置ではそうでない位置に比べて堆積速度が早く膜は厚い。放電空間がさらに大きくなれば堆積速度の差はさらに拡大することになる。また、電極直上のなかでも膜厚は均一ではなく、電極の導入根元から先端に向かって堆積速度が落ちる傾向がある。これらの膜厚分布は前述の電極上で給電点から離れることで電力が放射減衰して形成されるプラズマ分布を反映している。図7の右のグラフは、前記堆積膜形成条件において基体を移動させながら堆積膜を形成したときの幅方向の膜厚分布を示す。幅方向で膜厚が均一にならないことがわかる。次に2.45GHz MW帯周波数の電力を電極に印加して前述と同様にアモルファスシリコン膜をある条件で堆積した。図8はその時に得た膜厚分布である。電極直上で膜厚の大小の繰り返しが見られるが、これは前述の定在波によるプラズマ分布を反映しているものである。

【0006】そこで、本発明は、上記した従来のものにおける課題を解決し、電極形状や、周波数に依存する放電の分布、不均一さを緩和し、より均一な放電を可能にするとともに、基体表面に形成される堆積膜の諸特性の均一性、特に基体の移動方向と直角方向（幅方向、短尺方向）の均一性を改善し、より高性能の積層型素子、特に、高効率の光起電力素子を高収率で作成する堆積膜形成方法および堆積膜形成装置を提供することを目的とする。また、本発明は、より大面積で均一なプラズマの形成が可能で、高い量産性の堆積膜形成方法および堆積膜形成装置を提供することを目的とする。

#### 【0007】

【課題を解決するための手段】本発明は、上記目的を達成するために、堆積膜の形成方法及び装置を、つぎのように構成したことを特徴とするものである。すなわち、本発明の堆積膜形成方法は、長尺の帯状部材による基体を、放電空間を有する一つまたは複数の堆積膜形成炉へ連続的に移動させ、該放電空間に原料ガスを導入するとともに該放電空間の電極に電力を供給してグロー放電を生起・維持し、該基体上に堆積膜を形成するプラズマCVD法による堆積膜形成方法であって、前記電極を、前

記帯状部材の移動方向に平行な対向する堆積膜形成炉壁から交互に同一本数ずつ複数個、前記一つまたは複数の堆積膜形成炉の放電空間に導入し、前記基体の移動方向の同一平面内に平行に配置した電極で構成し、該電極に電力を供給してグロー放電を生起・維持することを特徴としている。また、本発明の堆積膜形成装置は、放電空間を有する一つまたは複数の堆積膜形成炉と、堆積膜形成炉に対する原料ガス導入手段、排気手段、およびグロー放電を生起・維持する電力印加手段としての電極とを備え、長尺の帯状部材による基体を前記堆積膜形成炉へ連続的に移動させ、該放電空間におけるグロー放電に曝して該基体上に堆積膜を形成するプラズマCVD法による堆積膜形成装置であって、前記電極が、帯状部材の移動方向に平行な対向する堆積膜形成炉壁から交互に同一本数ずつ複数個、前記一つまたは複数の堆積膜形成炉の放電空間に導入し、前記基体の移動方向の同一平面内に平行に配置してなる電極で構成されていることを特徴としており、または、前記電極が、基体の移動する方向に定在波の腹、節が交互に同数、一直線上に並ぶように、放電空間内に複数配置してなる電極で構成されていることを特徴としている。そして、本発明のこれらの装置または方法においては、前記電極が、複数のロッド状電極で形成され、基体と等距離で同一平面内に互いに平行に等間隔で配置されることを特徴としている。また、本発明のこれらの装置および方法は、前記電極が、同一形状、同一材質であることを特徴としている。また、本発明のこれらの装置および方法は、電源から電極に至る電力供給路のインピーダンスがいずれの電極に対しても同一であることを特徴としている。また、本発明のこれらの装置および方法は、前記電極に、同一周波数の同一電力が供給されることを特徴としている。また、本発明のこれらの装置および方法は、前記電極に、DC電圧または異なる周波数の電力が重畳されることを特徴としている。

#### 【0008】

【発明の実施の形態】本発明は、上記のような特徴を備えたものであるが、それは、本発明者らのつぎのような知見に基づくものである。すなわち、本発明者らは従来のロール・ツー・ロール方式堆積膜形成方法及び装置における上述の諸問題を解決し、前記本発明の目的を達成すべく鋭意研究を重ねたところ、放電空間内に複数の電極を設け、その適切な配置により、ひとつひとつの電極により生ずるプラズマの空間分布を相殺して移動する基体上に均一な膜厚、均質な諸膜質を持った堆積膜を形成することができるということがわかった。プラズマの空間分布としては、長尺基体の幅方向（短尺方向）のセンターライン（移動方向に向く）に対して偏りの少ないプ

ラズマ分布を形成することが、重要である。具体的方法として、同一形状、材質の電極を基体の移動方向に交互に放電空間に配列することで、放電空間全体で見たプラズマ分布の偏りが解消され、電極の先端に向かって減衰する放射電力分布に由来する、移動する基体に形成した堆積膜の該基体幅方向（短尺方向）の膜厚分布、膜の諸特性分布が緩和される。

【0009】また、基体の移動する方向の直線上において定在波の腹、節が交互に同数並ぶように電極が配置されることにより、電極上に形成される定在波に由来するプラズマ分布のために生ずる、移動する基体に形成した堆積膜の該基体幅方向（短尺方向）の膜厚分布、膜の諸特性分布が緩和される。電極の大きさ（長さ）、交互に配置した電極の交錯する長さは、電極上の定在波の腹、節が、基体の移動する方向の直線上において交互に並ぶように調節する。電極は、放電空間内で同一形状、同材質にすることで、電極面内、または表面からの放射電力密度分布を同一にすることができ、電極を長尺の基体の移動方向に交互に配列した場合に、放電空間の基体移動方向センターラインに対して対称な放射電力密度を作ることが容易となる。電源から電極に至る電力の伝送路のインピーダンスは、すべての電極に対して、同一に揃えることで、各電極に同じ大きさの電力を投入した場合に、電極面内、または表面からの放射電力密度分布を同一にすることを容易にする。電源は前記インピーダンスが揃えられれば、複数の電極に対して、共通に設けても、個別に設けても良い。電極は同一平面内に等間隔で平行に設置することで、放電空間内で周期的なプラズマ分布をつくることができる。電極間の距離を調整することで、周期的プラズマ分布の周期や大きさを調整することができる。

【0010】従来の技術の項で述べた放電炉において、電極の配置を図9から図13に示すようなさまざまな構成に変えて、帯状基体を移動しながら基体上に原料ガスとして $\text{SiH}_4$ 、 $\text{GeH}_4$ を用い、100MHz、500MHz VHF電力または2.45GHz MW電力を供給してアモルファスシリコンゲルマニウムを形成し、基体幅方向（移動方向に直角方向）の堆積膜の膜厚分布と膜特性として光学的バンドギャップ、暗導電率分布を調べ、均一性を評価した。最も高いものには○印を、成膜条件によっては著しく劣る構成には△印を、著しく劣るものには×印を付けた。この表1の結果によると、同一形状の電極を交互に同一平面内で平行に導入した構造が最も均一性が良い。

#### 【0011】

#### 【表1】

構成	電極配置特徴	膜厚分布	特性分布						
第6図の構成	1本	△	△						
第1図の構成	交互各1本(基体と等距離)	○	○						
第9図の構成	片側2本(基体と等距離)	△	△						
第13図の構成	交互各1本(基体との距離異)	×	×						
第11図の構成	直角に各1本	×	×						
第12図の構成	異形状が交互に各1本	△	△						

## 【0012】

【実施例】以下、本発明の実施例について説明するが、本発明はこれらの実施例により何ら制限されるものではない。

(装置例1) 図1は、本発明を適用した堆積膜形成装置の一つの装置例を示すものであり、同図は堆積膜形成炉の電極配置及び帯状部材との位置関係を上方から俯瞰、透視して示した図である。図中1は堆積膜形成炉、2は放電空間、3は長尺基体、4、5はロッド状電極を示す。同一形状の一对のロッド状電極は、長尺基体の幅方向(短尺方向)の対向する放電炉壁8、9から放電空間2内に基体3と直交して重なるように導入され、基体の移動方向に交互に配置される。

【0013】(装置例2) 図2は本発明の別の堆積膜形成装置例を示すものである。堆積膜形成炉21の放電空間22には、同一形状のロッド状電極26～31が3本ずつ(3対)交互に平行に対向する炉壁24、25から導入されている。該電極26～31は炉壁24、25の貫入部から該電極先端までの距離はすべてが等しくなっている。長尺の基体23は、放電炉の電極が貫入する方向に直角な堆積膜形成炉センターライン32に、幅方向のセンターを合わせて、堆積膜形成炉21を貫通して移動するように配置される。本発明の例は、多数のロッド状電極が配置される例であり、電極の本数は3対6本にかぎったものではない。基体の移動速度が速い場合や、厚い堆積膜が必要な場合、堆積速度が遅い場合などに適用できるが成膜条件に応じて、その本数は調整しなければならない。また、電極本数をふやすことで、基体上に形成される堆積膜の膜厚、諸特性の高い均一性を保持しつつ、放電空間の面積、容積を基体の移動方向に拡大し、大面積プラズマを実現することができる。

【0014】(装置例3) 図3は本発明のさらに別の堆積膜形成装置例を示すものである。基体を複数の放電空間にわたって移動させながら該複数の放電空間内の総合的な電極配置により膜厚や特性の均一性を改善することもできる。堆積膜形成炉35、36、37、38は基体の移動方向に沿って一直線上に配置されている。前記炉は配置される方向に対して直角な方向は同じ寸法を持ち、端部も基体の移動方向に沿って一直線上に並ぶようになっている。堆積膜形成炉35、36は炉壁49によって分離しているが、隣接している。堆積膜形成炉36、37、38の間には介在物により距離があいていることを示している。ロール・ツー・ロール方式の連続成膜装置において、チャンバーが離れていたりガスゲート

が介在している場合に相当する。該放電炉35、36、37、38には同一形状の電極43、44、45、46が対向する炉壁から一つずつ交互に放電空間39、40、41、42に貫入し基体47と重なるように配置されている。該電極43、44、45、46の炉壁貫入部から該電極先端までの距離はすべてが等しくなっている。長尺の基体47は、堆積膜形成炉35、36、37、38のロッド状電極43、44、45、46が貫入する方向に直角な堆積膜形成炉センターライン48に、幅方向のセンターを合わせて、堆積膜形成炉35、36、37、38を順次貫通して移動するように配置される。

【0015】[実施例1] 実施例1として、装置例1の放電炉を図4に示すロール・ツー・ロール方式連続成膜装置のi型半導体層形成チャンバーに組み込んで帯状基体上にpin型アモルファスシリコン光起電力素子を作成した(実施素子-1)。該光起電力素子は、厚さ0.15mm、幅80cmのSUS430フェライト系ステンレス帯状基体上に下部電極、n型半導体層、i型半導体層、p型半導体層、透明電極、集電電極をこの順に形成した。本発明の堆積膜形成炉は組み込むのは前記半導体層形成用のロール・ツー・ロール方式連続成膜装置のi型半導体層形成用チャンバーである。なお、本光起電力素子では、透明電極側よりの光の入射を前提にしている。まず、帯状基体を連続スパッタによりAlを形成後、電析によりZnO薄膜を形成して下部電極を形成した。引き続き、下部電極を形成した帯状基体を本発明を適用した前記半導体層連続形成装置にセットして速度1m/分で連続的に移動させながらn型アモルファスSi、i型アモルファスSi、p型微結晶Si半導体層を順次積層形成した。n型、p型半導体層は平行平板電極を採用した13.56MHzのRFプラズマCVD法にて、i型半導体層は100MHzのVHFプラズマCVD法により作成した。n型半導体層の形成条件は、原料ガスSiH<sub>4</sub>を250sccm、H<sub>2</sub>を2000sccm、PH<sub>3</sub>を10sccmとして、RF300w、圧力1Torr、基体温度は300℃とした。i型半導体層の形成条件は、原料ガスとして、SiH<sub>4</sub>を500sccm、H<sub>2</sub>を2000sccmを供給し、電極にはそれぞれ別電源から100MHz、1.5kwの電力を投入し、基体に対してプラスの100VのDC電圧を印加した。圧力は、20mtorr、基体温度は250℃とした。p型半導体層の形成条件は、原料ガスSiH<sub>4</sub>を200sccm、H<sub>2</sub>を3000sccm、BF<sub>3</sub>を5scc

mとして、RF800w、圧力1Torr、基体温度を250℃とした。実施素子1、後述の比較素子1-1、比較素子1-2の場合ともi型半導体層の膜厚は帯状基体の幅方向センターで等しくなるようにVHF電力で調整した。

【0016】次に、別装置で透明電極と集電電極を形成して光起電力素子を帯状部材上に作成した。光起電力素子は受光面積を0.25cm<sup>2</sup>の小セルとし、帯状基体の幅方向まんべんなくカバーするように端から5cm間隔で、各列100個ずつセルを作成した。作成した光起電力素子をAM1.5(1000mW/cm<sup>2</sup>)光の照射下にて特性評価を行った。比較のためにi型半導体層形成チャンバーに図6、及び図9に示す放電炉を組み込んで実施例1の手順と同様にしてpin型アモルファスシリコン光起電力素子を作成した(図6の放電炉の組み込みにより作成した素子を比較素子1-1、図9の放電炉の組み込みにより作成した素子を比較素子1-2とす\*

	変換効率	開放電圧	短絡電流	フィルファクター	1層膜厚
実施素子1	1	1	1	1	1
比較素子1-1	1.11	1.02	1.1	1.05	1.15
比較素子1-2	1.12	1.03	1.12	1.06	1.18

本発明を適用して光起電力素子を作成すると、素子の光起電力特性の均一性がさらに向上することがわかる。また、素子ごとに変換効率を平均し、実施素子の平均変換に対する相対値で表すと、表3に示す通りに、実施素子※

	変換効率				
実施素子1	1				
比較素子1-1	0.98				
比較素子1-2	0.98				

【実施例2】次に、実施例2としてi型層を2元素のアモルファスシリコンゲルマニウムに変えて、その他の条件は全て実施例1と同じにして同様の手順でpin型光起電力素子を作成した(実施素子2)。i型半導体層の形成条件は、原料ガスとして、SiH<sub>4</sub>を250sccm、GeH<sub>4</sub>を250sccm、H<sub>2</sub>を2000sccm供給し、電極にはそれぞれ別電源から100MHz、1.5kwの電力を投入し、基板に対してプラスの200vのDC電圧を重畳印加した。圧力は、20mtorr、基体温度は350℃とした。比較例としても、実施例1★40

	変換効率	開放電圧	短絡電流	フィルファクター	1層膜厚
実施素子2	1	1	1	1	1
比較素子2-1	1.2	1.18	1.16	1.18	1.22
比較素子2-2	1.2	1.20	1.17	1.18	1.25

本発明を適用して光起電力素子を作成すると、膜厚の均一性が向上するのみならず、膜の導電率や、光学的バンドギャップの均一性も改善されるために光電特性の均一性が一段と向上することがわかる。また、素子ごとに変換効率を平均し、実施素子の平均変換に対する相対値で

\*る)。比較素子1-1(図6)では、電極が1本の系であり、比較素子1-2(図9)では1方向から電極2本を導入する系である。比較素子における放電炉は容積、形状、電極の材質、形状を実施例1(装置例1)と共通である。i型層作成条件は、帯状基体幅方向センターで、実施例1と同じ膜厚が得られるようにVHF電力を調整した以外は、実施例1と同じである。表2は、得られた光起電力素子の光電特性の均一性(帯状基体幅方向)を実施素子1と比較素子1-1、1-2とで比較した結果である。帯状基体幅方向の特性値の幅(最大値-最小値)を、実施素子1の値を1として比較素子の値を相対値として均一性を比較した。比較素子の数値が1より大きいと実施素子の均一性の方が良いことを表している。

【0017】

【表2】

※の変換効率が一番高くなっている。

【0018】

【表3】

★の場合の比較例と同様にしてアモルファスシリコンゲルマニウム光起電力素子を作成した(図6の放電炉の組み込みにより作成した素子を比較素子2-1、図9の放電炉の組み込みにより作成した素子を比較素子2-2とする)。そして、得られた光起電力素子の光電特性を実施例1の場合と同様の手順で評価した。表4は、得られた光起電力素子の特性の均一性(帯状基体幅方向)を実施素子2と比較素子2とで比較した結果である。

【0019】

【表4】

表すと、表5に示す通りに、実施素子の変換効率が一番高くなっている。

【0020】

【表5】

	変換効率				
実施素子 2	1				
比較素子 2-1	0.95				
比較素子 2-2	0.96				

〔実施例 3〕 実施例 3 として、電極への供給電力周波数を MW 帯とし、その他の条件は全て実施例 1 と同じにして同様の手順で pin 型光起電力素子を作成した（実施素子 3）。i 型半導体層の形成条件は、原料ガスとして、SiH<sub>4</sub> を 250 sccm、GeH<sub>4</sub> を 250 sccm、H<sub>2</sub> を 2000 sccm 供給し、電極にはそれぞれ別電源から 2.45 GHz、1.5 kw の電力を投入し、また、13.56 MHz R F を 500 w 重畳印加し\*

	変換効率	開放電圧	短絡電流	フィル ファクター	i 層膜厚
実施素子 3	1	1	1	1	1
比較素子 3-1	1.25	1.20	1.15	1.14	1.28
比較素子 3-2	1.22	1.20	1.17	1.16	1.28

光起電力素子の光電特性の均一性が向上することがわかるとともに、電力周波数の広い範囲に本発明が適用できることがわかる。また、素子ごとに変換効率を平均し、実施素子の平均変換に対する相対値で表すと、表 7 に示す通りに、実施素子の変換効率が一番高くなっている。

【0022】

【表 7】

	変換効率				
実施素子 3	1				
比較素子 3-1	0.95				
比較素子 3-2	0.96				

〔実施例 4〕 次に、実施例 4 として、i 型層形成チャンバーの放電炉を図 2 装置例 2 を採用して、i 型層を 2 元素のアモルファスシリコンゲルマニウムにし、その他の条件は全て実施例 1 と同じにして同様の手順で pin 型光起電力素子を作成した（実施素子 4）。放電炉の大きさは、帯状基体の移動方向では装置例 1 の 2 倍である。i 型半導体層の形成条件は、原料ガスとして、SiH<sub>4</sub> を 500 sccm、GeH<sub>4</sub> を 500 sccm、H<sub>2</sub> を 4 ※

	変換効率	開放電圧	短絡電流	フィル ファクター	i 層膜厚
実施素子 4	1	1	1	1	1
比較素子 4	1.4	1.18	1.35	1.4	1
比較例 4-2 (実施素子 2)	1	1	1	1	0.99

多数の電極を帯状部材の移動方向に交互に配置しても、1 組の電極の交互配置の場合と同様に、帯状基体上に形成された光起電力素子の帯状基体幅方向（短尺方向）の膜厚や光電特性の均一化に有効である。しかし、電極は帯状基体の幅方向の一方から複数本連続して導入され、次に反対方向から同じ本数が導入配置される構成では、膜厚の均一化に対しては、同様に有効であるが、光電特

\*た。圧力は、20 mtorr、基体温度は 350℃とした。比較例としても、実施例 1 の場合の比較例と同様にアモルファスシリコンゲルマニウム光起電力素子を作成した（図 6 の放電炉の組み込みにより作成した素子を比較素子 3-1、図 9 の放電炉の組み込みにより作成した素子を比較素子 3-2 とする）。そして、得られた光起電力素子の光電特性を実施例 1 の場合と同様の手順で評価した。表 6 は、得られた光起電力素子の特性の均一性（帯状基体幅方向）を実施素子 3 と比較素子 3 とで比較した結果である。

【0021】

【表 6】

※000 sccm 供給し、電極にはそれぞれ別電源から 1000 MHz、700 w の電力を投入し、また、基板に対してプラスの 100 v の DC 電圧を重畳印加した。圧力は、20 mtorr、基体温度は 350℃とした。比較例として、図 10 の放電炉を採用して実施例と同様にアモルファスシリコンゲルマニウム光起電力素子を作成した（図 10 の放電炉の組み込みにより作成した素子を比較素子 4-1 とする）。比較例の放電炉では、電極 54～59 は帯状基体 23 の幅方向（短尺方向）の一方から複数本（54、55、56）連続して導入され、次に反対方向から同じ本数（57、58、59）が導入配置される構成になっている。そして、得られた光起電力素子の光電特性を実施例 1 の場合と同様の手順で評価した。表 8 は、得られた光起電力素子の特性の均一性（帯状基体幅方向）を実施素子 4 と比較素子 4 とで比較した結果である。ここでは、比較例としてさらに実施例 2 を比較例 4-2 として並記した。

【0023】

【表 8】

性の均一化に対しては、有効ではない。また、素子ごとに変換効率を平均し、実施素子の平均変換に対する相対値で表すと、表 9 に示す通りに、実施素子の変換効率は、1 組の電極の交互配置の場合と同様に、高い。

【0024】

【表 9】

	変換効率				
実施素子 4	1				
比較素子 4	0.95				
比較例 4-2 (実施素子 2)	1				

【実施例 5】実施例 5 として、i 型層形成チャンバーの放電炉を図 3 装置例 3 を採用して、その他の条件は全て実施例 1 と同じにして同様の手順で p i n 型光起電力素子を作成した（実施素子 5）。i 型半導体層の形成条件は、各放電炉に原料ガスとして、SiH<sub>4</sub>を 250 sccm、H<sub>2</sub>を 2000 sccm 供給し、電極にはそれぞれ \*

【0025】

【表 10】

	変換効率	開放電圧	短絡電流	フィル ファクター	i 層膜厚
実施素子 5	1	1	1	1.01	1
実施素子 1 (比較素子 6)	1	1	1.01	1	1

放電炉は複数に分離していても、帯状基体の移動方向に電極を交互に配置することで光起電力特性の均一性が向上することがわかる。また、素子ごとに変換効率を平均し、実施素子の平均変換に対する相対値で表すと、表 11 に示す通りに、実施素子の変換効率は、良好である。

【0026】

【表 11】

	変換効率				
実施素子 5	1				
実施素子 1 (比較素子 5)	1				

【実施例 6】実施例 6 として、p i n 型 Si/SiGe/SiGe (トップ/ミドル/ボトム) トリプルセル構成の光起電力素子を、トップ、ミドル、ボトム i 型層形成チャンバーの放電炉として図 1 装置例 1 を採用し、その他の条件は全て実施例 1 と同じにして、同様の手順で作成した（実施素子 6）。

【0027】ボトムセル i 型半導体層の形成条件は、原料ガスとして、SiH<sub>4</sub>を 220 sccm、GeH<sub>4</sub>を 280 sccm、H<sub>2</sub>を 2000 sccm 供給し、電極にはそれぞれ別電源から 100 MHz、500 w の電力を投入し、また、基板に対してプラスの 100 v の DC 電圧を重畳印加した。圧力は、20 mtorr、基底温度は 320℃とした。ミドルセル i 型半導体層の形成条件は、原料ガスとして、SiH<sub>4</sub>を 300 sccm、GeH<sub>4</sub>を 200 sccm、H<sub>2</sub>を 2000 sccm 供給し、電極にはそれぞれ別電源から 100 MHz、500 w の電力を投入し、また、基板に対してプラスの 100 v の DC 電圧を重畳印加した。圧力は、20 mtorr、基底温度は 320℃とした。トップセル i 型半導体層の形成条件は、原料ガスとして、SiH<sub>4</sub>を 500 sccm、H<sub>2</sub>を 2000 sccm 供給し、電極にはそれぞれ別電源から 100 MHz、500 w の電力を投入し、また、基板に対してプラスの 100 v の DC 電圧を重畳印加した。圧力は、20 mtorr、基底温度は 250℃

50

\* 別電源から 100 MHz、500 w の電力を投入し、また、基板に対してプラスの 100 v の DC 電圧を重畳印加した。圧力は、20 mtorr、基底温度は 320℃とした。比較例としては、実施例 1 の実施素子 1 を取り上げ比較素子 5 とした。そして、得られた光起電力素子の光電特性を実施例 1 の場合と同様の手順で評価した。表 10 は、得られた光起電力素子の特性の均一性（帯状基体幅方向）を実施素子 5 と比較素子 5 とで比較した結果である。

とした。各セルの n 型層、p 型層の作成条件は実施例 1 と共通にした。比較のために i 型半導体層形成チャンバーに図 6、及び図 9 に示す放電炉を組み込んで実施例 1 の手順と同様にして p i n 型 Si/SiGe/SiGe (トップ/ミドル/ボトム) トリプルセル構成の光起電力素子を作成した（図 6 の放電炉の組み込みにより作成した素子を比較素子 6-1、図 9 の放電炉の組み込みにより作成した素子を比較素子 6-2 とする）。電極は、ボトム、ミドル、トップとも基体に対して同じ側（幅方向）から放電空間に導入することとした。比較素子 6-1 では、ボトムセル i 型半導体層の形成条件は、原料ガスとして、SiH<sub>4</sub>を 220 sccm、GeH<sub>4</sub>を 280 sccm、H<sub>2</sub>を 2000 sccm 供給し、電極には電源から 100 MHz、1000 w の電力を投入し、また、基板に対してプラスの 100 v の DC 電圧を重畳印加した。圧力は、20 mtorr、基底温度は 320℃とした。ミドルセル i 型半導体層の形成条件は、原料ガスとして、SiH<sub>4</sub>を 300 sccm、GeH<sub>4</sub>を 200 sccm、H<sub>2</sub>を 2000 sccm 供給し、電極にはそれぞれ別電源から 100 MHz、1000 w の電力を投入し、また、基板に対してプラスの 100 v の DC 電圧を重畳印加した。圧力は、20 mtorr、基底温度は 320℃とした。トップセル i 型半導体層の形成条件は、原料ガスとして、SiH<sub>4</sub>を 500 sccm、H<sub>2</sub>を 2000 sccm 供給し、電極にはそれぞれ別電源から 100 MHz、500 w の電力を投入し、また、基板に対してプラスの 100 v の DC 電圧を重畳印加した。圧力は、20 mtorr、基底温度は 250℃とした。比較素子 6-2 では、i 型半導体層の形成条件は、実施例 6 と同じとした。そして、得られた光起電力素子の光電特性を実施例 1 の場合と同様の手順で評価した。表 12 は、得られた光起電力素子の特性の均一性（帯状基体幅方向）を実施素子 6 と比較素子 6 とで比較した結果である。

【0028】

【表 12】

	変換効率	開放電圧	短絡電流	フィル ファクター	
実施素子 6	1	1	1	1	
比較素子 6-1	1. 22	1. 20	1. 11	1. 05	
比較素子 6-2	1. 24	1. 21	1. 12	1. 07	

本発明を採用することで、トリプルセル型光起電力素子においては、シングルセル型光起電力素子の場合以上に基体幅方向の光電特性分布が改善されることがわかる。また、素子ごとに変換効率を平均し、その値を実施素子の平均変換効率に対する相対値で表すと、表 13 に示す通りに、実施素子の変換効率は、向上していた。

【0029】

【表 13】

	変換効率				
実施素子 6	1				
比較素子 6-1	0. 97				
比較素子 6-2	0. 97				

【0030】

【発明の効果】以上説明したように、本発明によると、移動する長尺の帯状部材による基体上にプラズマ CVD 法によって堆積膜を形成する方法または装置において、電極を、該帯状部材の移動方向に平行な対向する堆積膜形成炉壁から交互に同一本数ずつ複数個、前記一つまたは複数の堆積膜形成炉の放電空間に導入し、前記基体の移動方向の同一平面内に平行に配置した構成とし、該電極に電力を供給してグロー放電を生起・維持することで、電極形状や、周波数に依存する放電の分布、不均一さを緩和し、より均一な放電を可能にするとともに、基体表面に形成される堆積膜の諸特性の均一性、特に基体の移動方向と直角方向（幅方向、短尺方向）の均一性を改善し、より高性能の積層型素子、特に、高効率の光起電力素子を高収率で作成することができる。また、本発明によると、より大面積で均一なプラズマの形成が可能となり、高い量産性の堆積膜形成方法および堆積膜形成装置を実現することができる。

【図面の簡単な説明】

【図 1】本発明の装置の電極配置である。

【図 2】本発明の装置の別の電極配置である。

【図 3】本発明の装置のさらに別の電極配置である。

【図 4】典型的なロール・ツー・ロール方式連続成膜装置である。

【図 5】ロール・ツー・ロール方式の放電炉である。

【図 6】電極配置の従来例である。

【図 7】図 6 の電極配置での膜厚分布である。

【図 8】図 6 の電極配置での別の膜厚分布である。

【図 9】電極配置の比較例である。

【図 10】電極配置の比較例である。

【図 11】電極配置の比較例である。

【図 12】電極配置の比較例である。

【図 13】電極配置の比較例である。

【符号の説明】

1、21、35、36、37、38、201：堆積膜形成炉

2、22、39、40、41、42、111、112、113、202：放電空間

3、23、47、110、206：基体

4、5、26、27、28、29、30、31、43、44、45、46、204、51、52、53、54、55、56、57、58、59、60、61、62、63、64、65：電極（電力供給手段）

8、9、24、25、49：炉壁

100：ロール・ツー・ロール装置

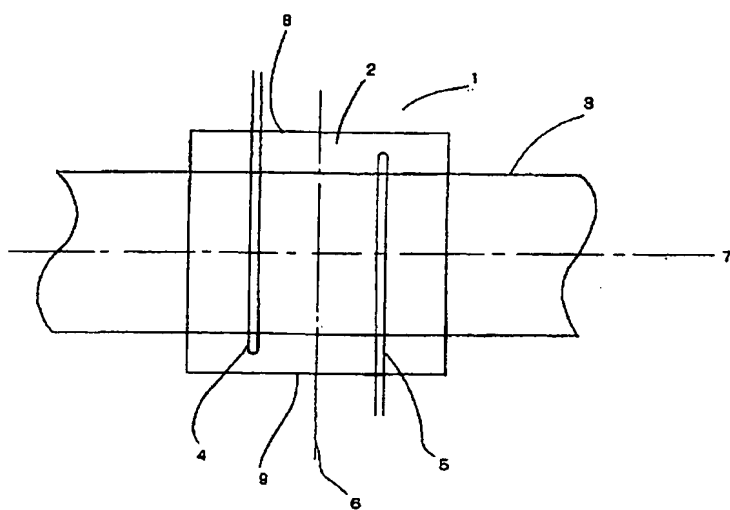
101、102、103：成膜チャンバー

114、115：ボビン

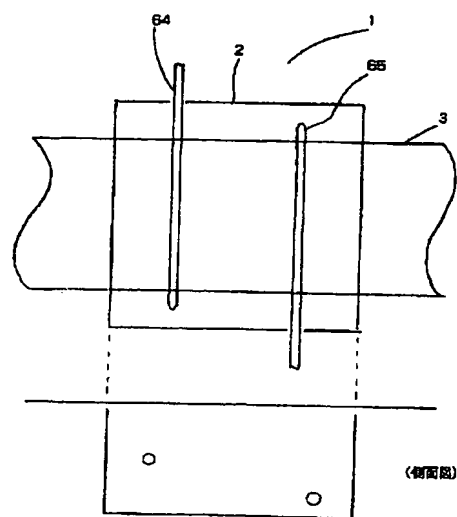
203：ガス供給手段

205：排気手段

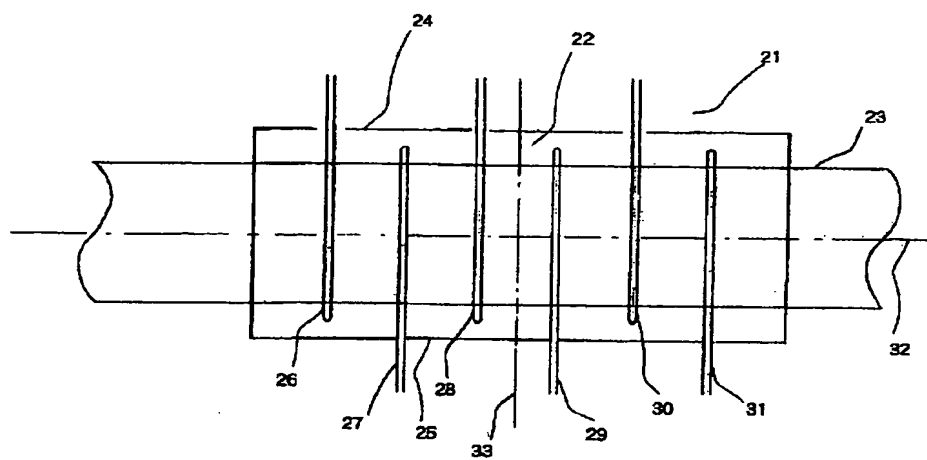
【図1】



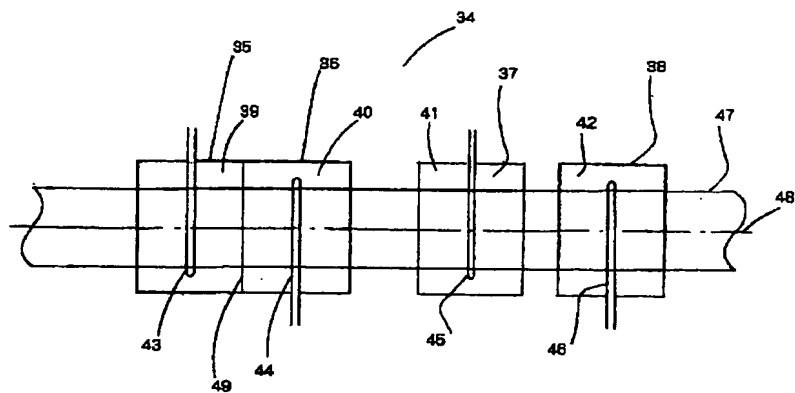
【図13】



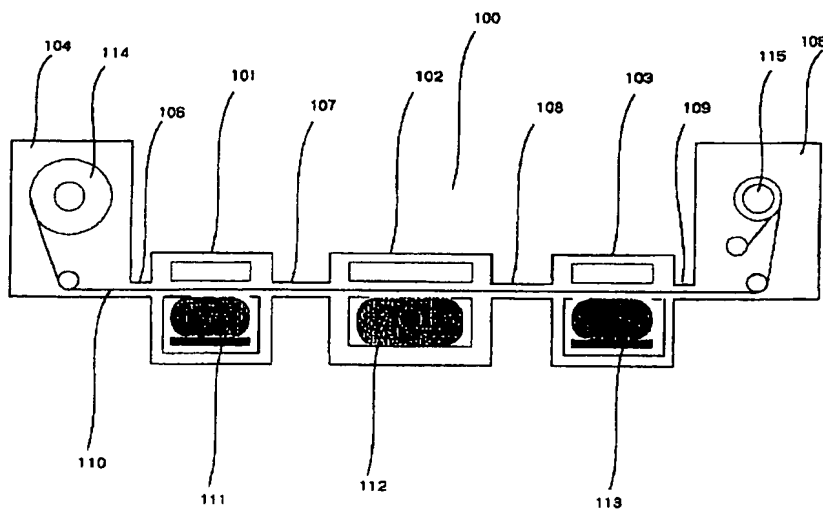
【図2】



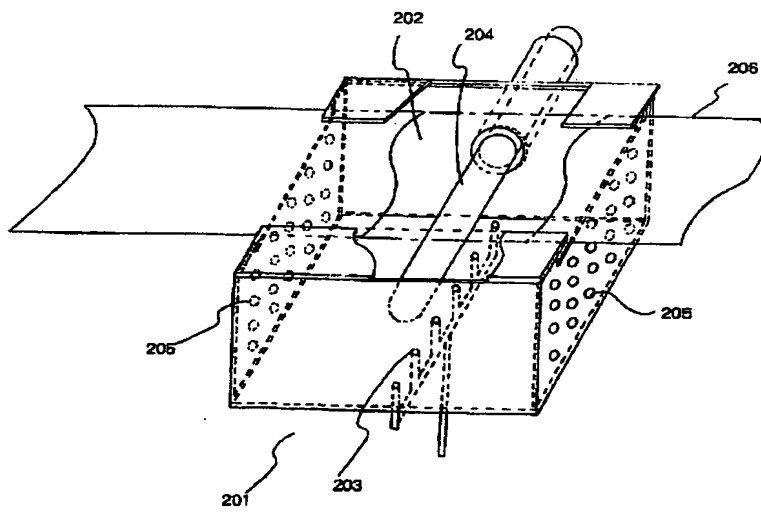
【図3】



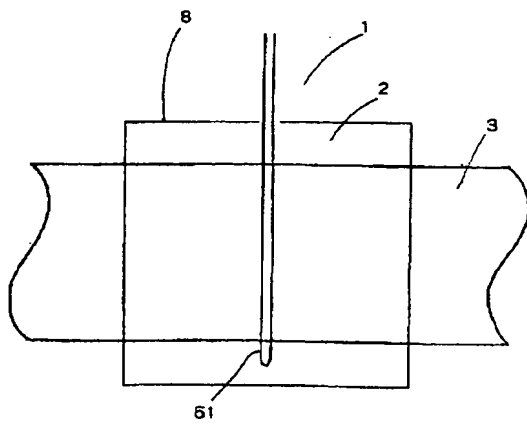
【図 4】



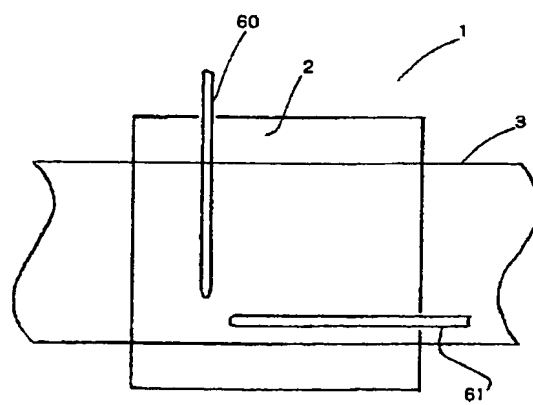
【図 5】



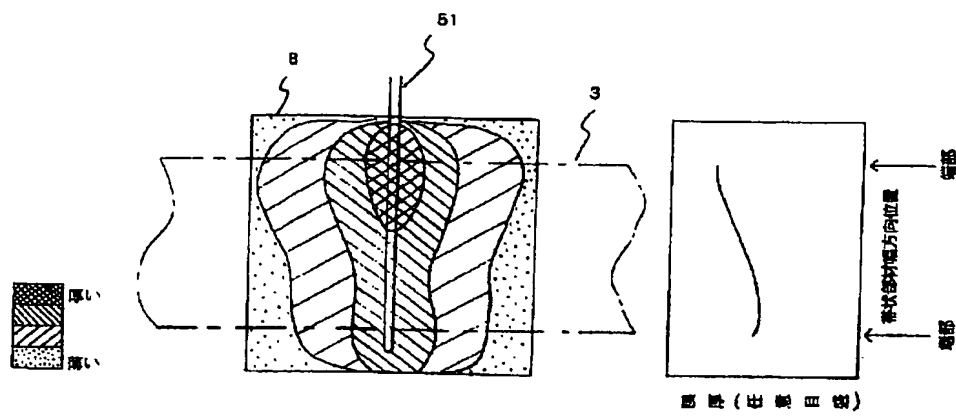
【図 6】



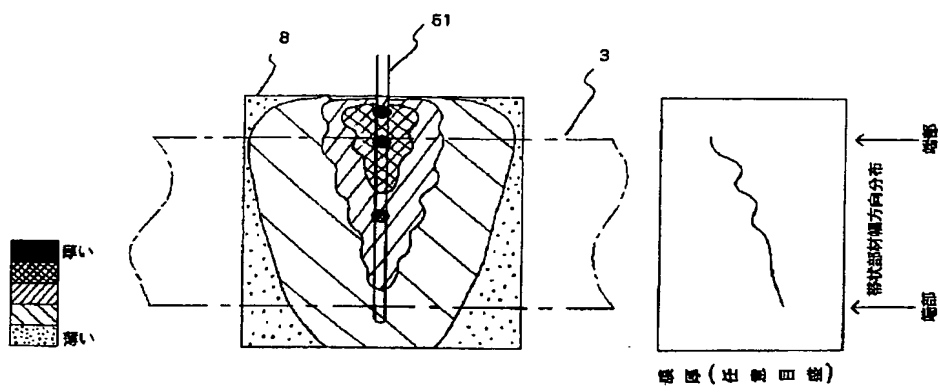
【図 11】



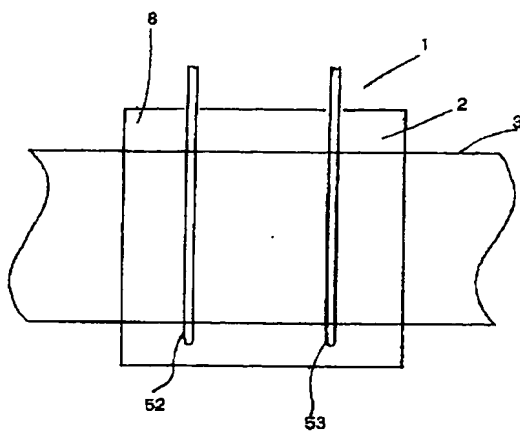
【図 7】



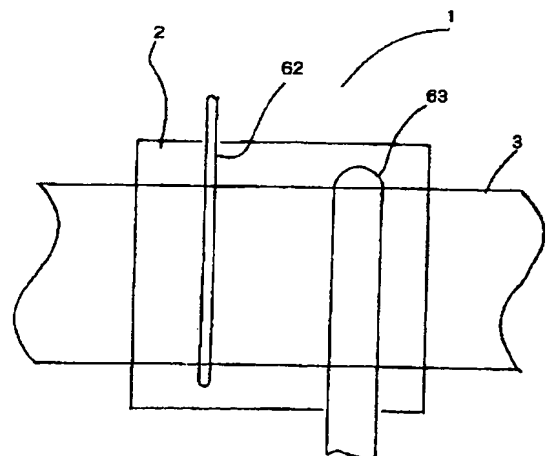
【図 8】



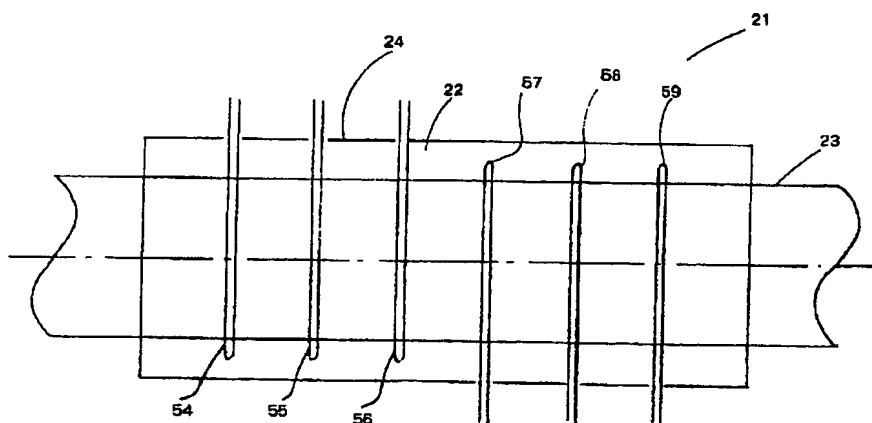
【図 9】



【図 12】



【図10】



フロントページの続き

(72)発明者 酒井 明

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72)発明者 幸田 勇蔵

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72)発明者 澤山 忠志

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72)発明者 矢島 孝博

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72)発明者 金井 正博

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

Fターム(参考) 2H068 DA23 DA71 EA24 EA30

4K030 AA06 AA17 BA09 BA29 BA30

BB04 CA17 FA03 GA14 JA16

JA18 JA20 KA08 KA15 KA20

KA30 KA46

5F045 AA08 AA09 AB01 AB03 AB04

AC01 AD06 AD07 AE17 AE21

AF10 BB01 BB08 CA13 DA52

DP22 DQ15 EH04 EH20